

# Введение в системы на кристалле: интеграция процессорного ядра, периферийных устройств и памяти через шину АНВ-Lite с реализацией системы на ПЛИС

Т. Палташев, С. Жельнио<sup>1</sup>  
 Университет ИТМО, Международная лаборатория «Архитектура и методы проектирования встраиваемых систем и систем на кристалле», 199034, Россия, г. Санкт-Петербург, Биржевая линия, д.14

По сравнению с устройствами, на основе микроконтроллеров (AVR, STM, PIC и т.д.) и микрокомпьютеров (Raspberry Pi и аналоги) решения, ядром которых является Система на Кристалле (СнК) на базе ПЛИС, обладают рядом преимуществ:

- масштабируемость и вариативность - возможность изменять количество и состав реализованных цифровых интерфейсов;
- широкие возможности по цифровой обработке сигналов - соответствующие алгоритмы могут быть реализованы на языке описания аппаратуры;
- возможность дальнейшего развития в виде ASIC-решения (при выполнении ряда условий). Появление на рынке ПЛИС с встроенным АЦП-модулем (к примеру, серия Altera MAX10) и основанных на них бюджетных отладочных плат (Terasic DE10-Lite) делает СнК еще более удобной платформой для академических и любительских проектов.
- Процессорное ядро MIPSfpga [1], которое может быть использовано в качестве центрального элемента такой СнК, отличаются следующие особенности:
  - является специально ориентированным для реализации на ПЛИС вариантом промышленного ядра MIPS microArtiv UP, которое используется множеством лицензиатов для создания ASIC (в частности, платформа IoT Samsung Artik 1 и Microchip PIC32MZ);
  - соответствует архитектуре MIPS32 и может быть использовано для запуска ОС Linux;
  - не использует Xilinx- или Altera-специфические блоки;

– бесплатно лицензируется для университетов и поставляется с исходными кодами (Verilog);  
 Для построения СнК на основе MIPSfpga разработчику необходимо с помощью шины АНВ-Lite обеспечить интеграцию процессорного ядра и периферийных устройств.

Данная задача имеет ряд особенностей, знакомство с которыми (помимо документации) существенно упрощает работу инженера:

- минимальный перечень сигналов, необходимых для корректной работы шины;
- подключение устройства к декодеру адреса;
- общая схема состояний конечного автомата при подключении к шине стороннего (портированного) интерфейсного модуля;
- порядок работы к байтами и полусловами;
- обработка ситуации чтения после записи;
- порядок тестирования и выявления "плавающих" ошибок;

В качестве примера СнК на базе MIPSfpga, в которой успешно решены вопросы интеграции разнородных периферийных устройств, можно привести проект MIPSfpga-plus [2]. Он также может быть использован как основа для разработки более сложной системы.

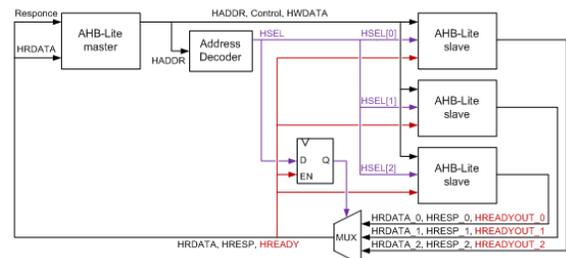
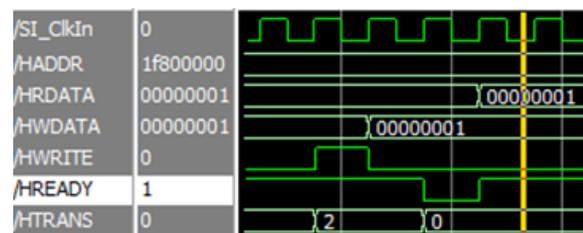


Fig. 1 Подключение периферийных устройств к процессорному ядру по шине АНВ-Lite (часть сигналов не показана)



[1] Хабрахабр. Как начать работать с MIPSfpga (<https://habrahabr.ru/post/275215/>)

Fig. 2 Диаграмма сигналов при обработке ситуации чтения после записи

[2] Github. Проект MIPSfpga-plus (<https://github.com/MIPSfpga/mipsfpga-plus/>)

<sup>1</sup> Email: zhelniosl@yandex.ru