

Экосистема Silicon Valley

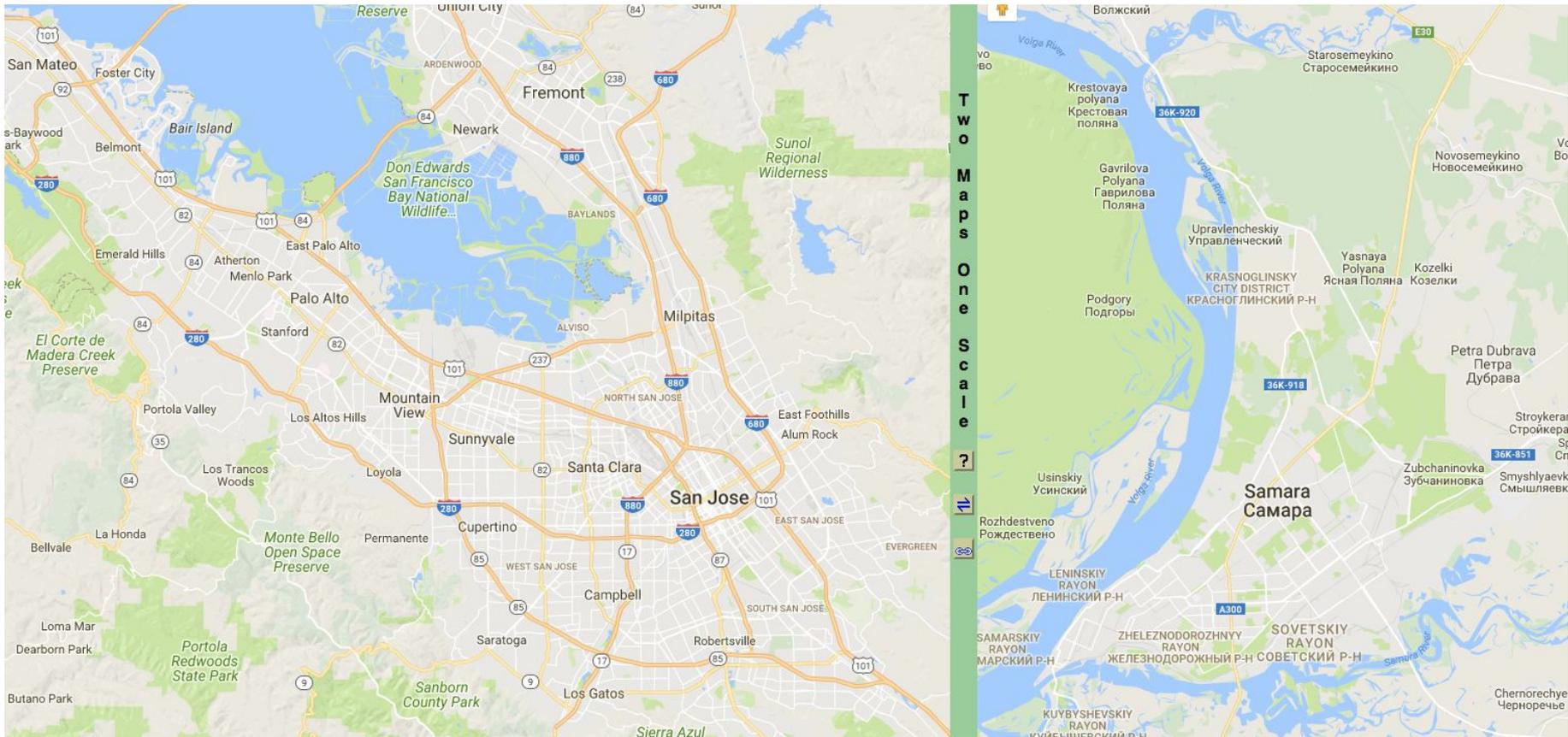
Фокус на электронике

Юрий Панчул, старший инженер
по разработке и верификации
аппаратуры в команде
разработчиков
микропроцессорного ядра
MIPS I6400

MIPS



Silicon Valley - не технопарк



Silicon Valley как экосистема

- Университеты - Беркли, Стенфорд
 - Базовые исследования, источник кадров
- Большие компании - Intel, Apple
 - Массовая продуктизация, сложные большие проекты, покупают стартапы
- Стартапы, финансируемые венчурными капиталистами
 - Новые типы продуктов, продаются большим компаниям или делают IPO



Инновации возможны в разных формах!

Пример
большой
компании
- Intel



Пример средней по размеру компании - MIPS



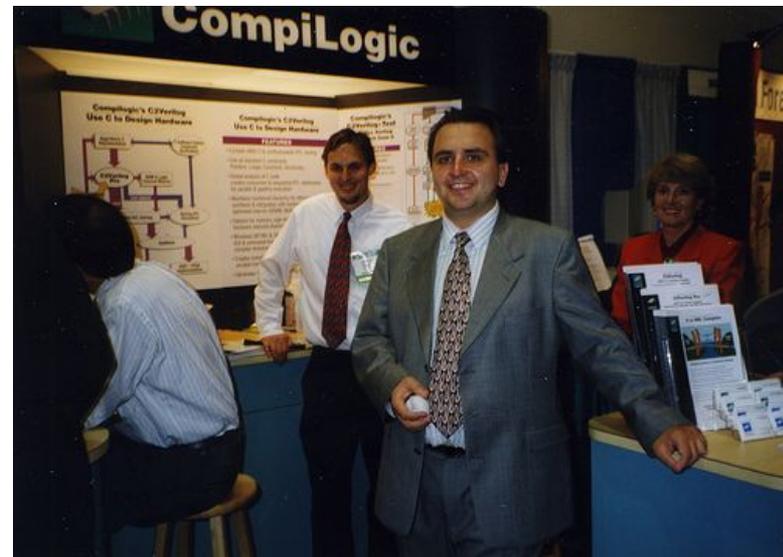
История MIPS



- 1981 – начало проекта в Стенфорде
- 1984 – коммерциализация – MIPS Computer Systems
- 1991 – первый в индустрии 64-битный микропроцессор – MIPS R4000
- 1992 – MIPS Computer Systems становится частью Silicon Graphics
- Использование в Голливуде и игровых приставках Sony PlayStation и Nintendo 64
- 1998 – MIPS отделяется от Silicon Graphics и выпускает лицензируемые процессорные ядра
- 2012 – MIPS Technologies становится подразделением Imagination Technologies, компании-разработчика графического процессора Apple iPhone
- 2017 - MIPS отделяется от Imagination Technologies

Пример стартапа: C Level Design (CompiLogic) - 1

- Инженер-основатель Юрий Панчул
- Работал в большой компании Mentor Graphics
- Уволился в 1996, за полгода сделал прототип программы для превращения алгоритмов в схемы
- Получил первые \$200К инвестиции от бизнес-ангелов
- Нашел двух американцев-партнеров с опытом в маркетинге, менеджменте и предыдущих стартапах
- Продолжение на следующем слайде



Пример стартапа: C Level Design (CompiLogic) - 2

- 1998: Выпустили первый продукт - C2Verilog (потом System Compiler)
- Первые клиенты - Fujitsu и Hitachi
- Инвестиции от фонда венчурных капиталистов Sofinnova Ventures - \$1.2M
- Нарращивание команды от 3 до 10 человек
- Важный проект с Motorola, который помогает с методологиями
- 2000: Инвестиции от Intel Capital и Altera - \$7M
- Нарращивание команды до 30 человек
- Новые клиенты из компаний, которые делают сетевые чипы
- 2001: Экономический кризис
- Продажа компании большой компании Synopsys

Где работают чипы?

Встроенные микропроцессоры

Smart Phone:
5-10 CPUs



Smart Car:
30-50 CPUs



Smart House:
100s of CPUs



Интегрированные чипы и программное обеспечение для них

В каждом смартфоне несколько чипов

“Чертеж”

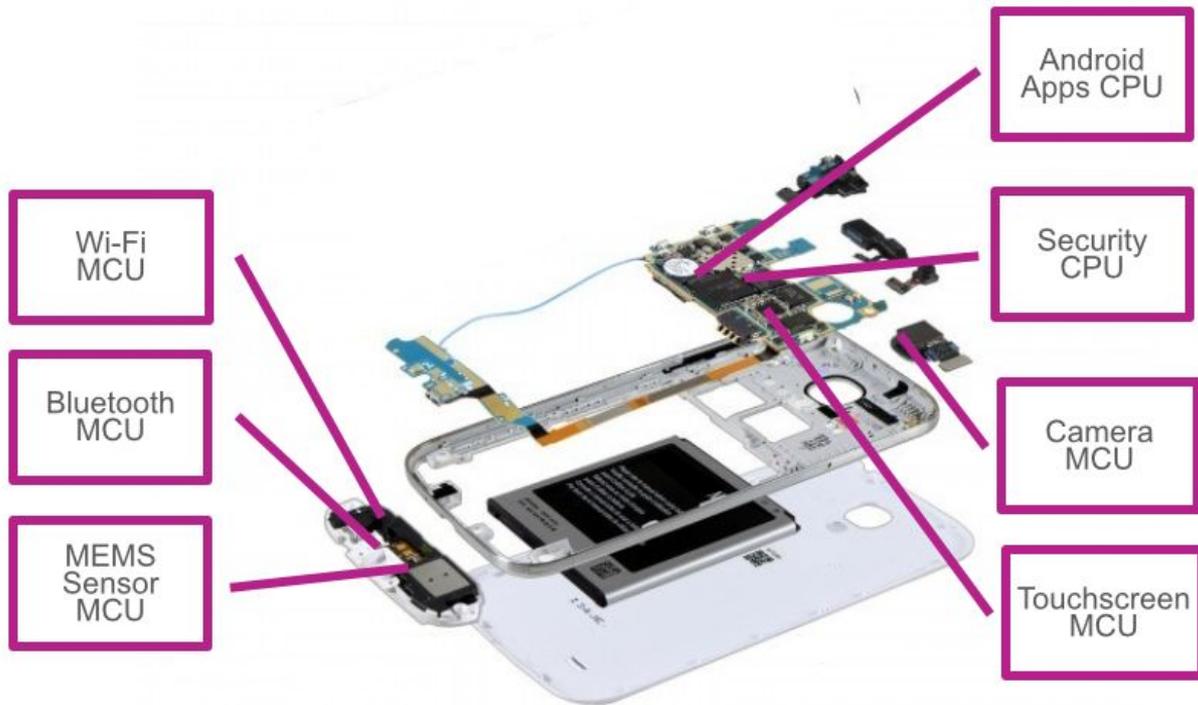
каждого из них

называется

“системой на кристалле” (по

английски

System on Chip - SoC)

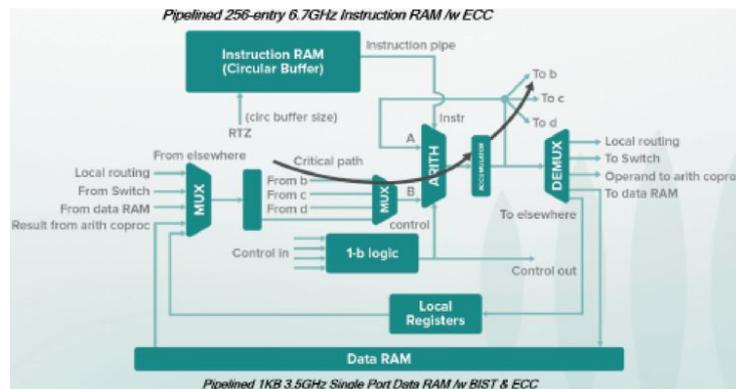
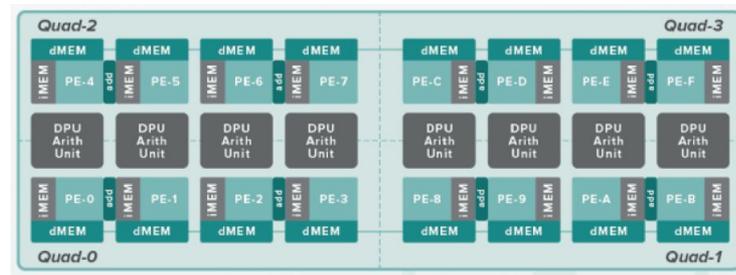


Новый тренд:
Чипы для искусственного интеллекта

Пример: чип для глубокого обучения

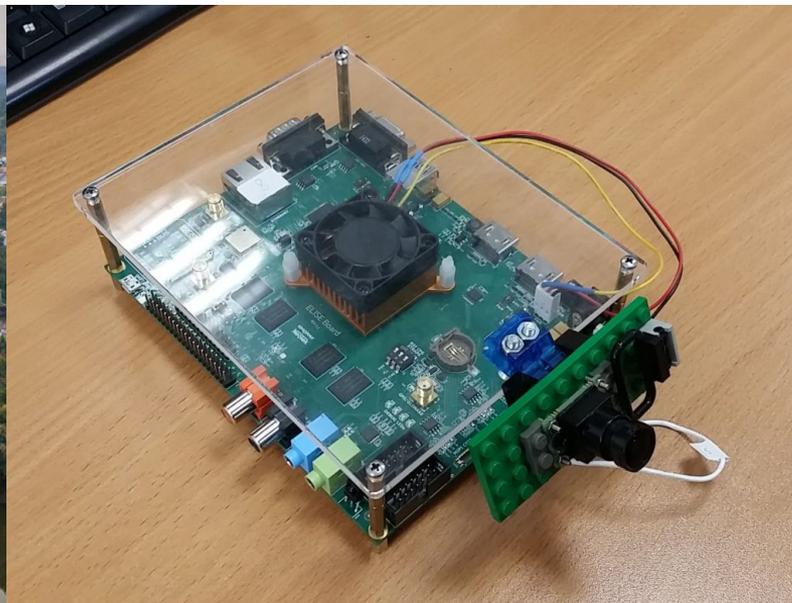
Стартап Кремниевой долины Wave Computing <http://wavecomp.ai>

	AXI 23	AXI 22	AXI 21	AXI 20	AXI 19	AXI 18	AXI 17	AXI 16	
AXI 24									AXI 15
AXI 25									AXI 14
AXI 26									AXI 13
AXI 27									AXI 12
AXI 28									AXI 11
AXI 29									AXI 10
AXI 30									AXI 9
AXI 31									AXI 8
	AXI 0	AXI 1	AXI 2	AXI 3	AXI 4	AXI 5	AXI 6	AXI 7	



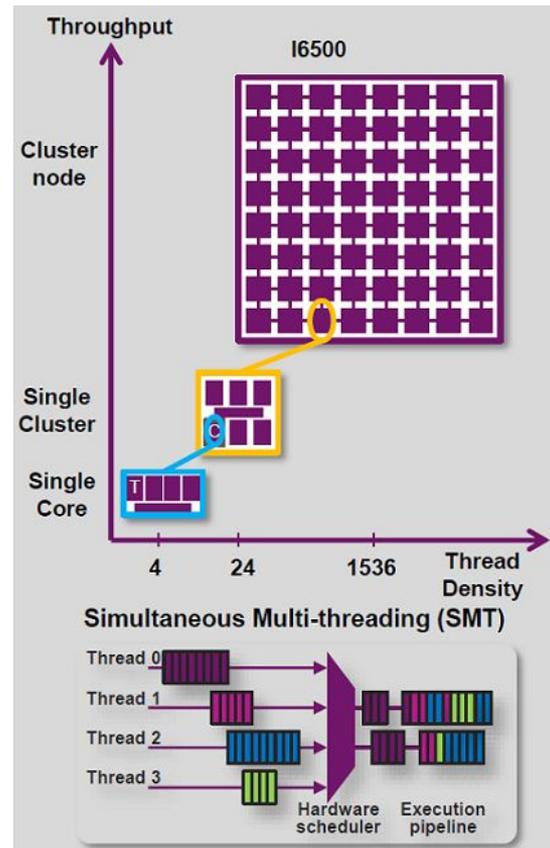
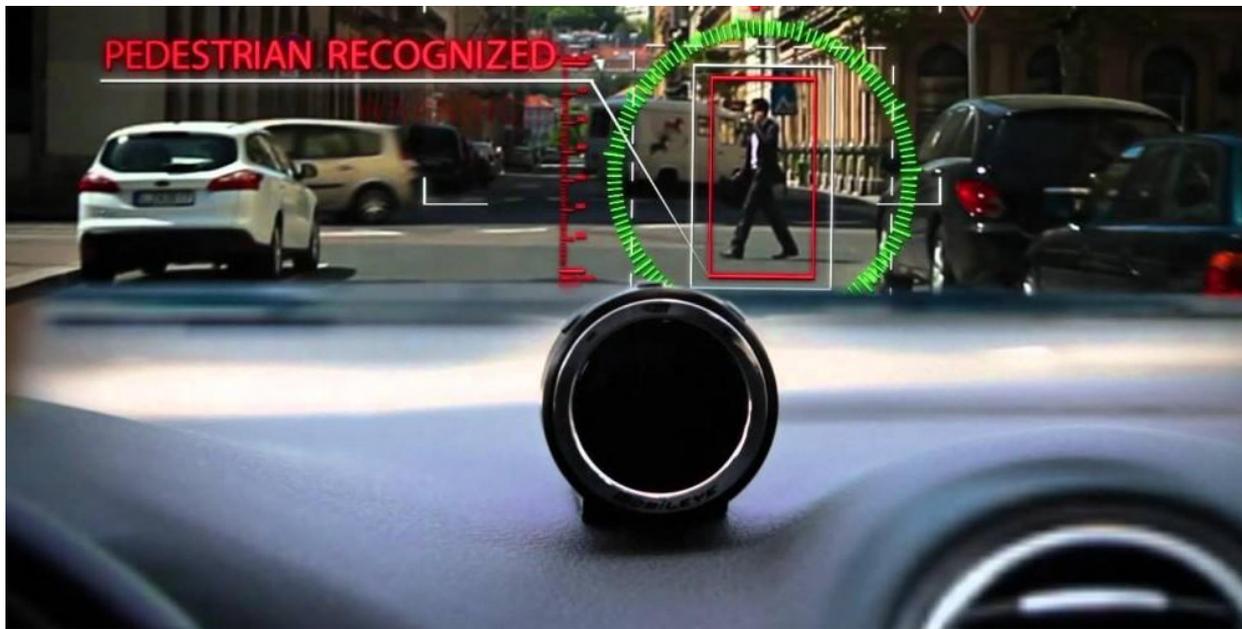
Пример: чип для распознавания образов

Чип ELISE российской компании ЭЛВИС-НеоТек <http://elveesneotek.ru> .
Совместный российско-американо-британский проект с спроектированными в Зеленограде блоками для обработки видео изображений. Плата с чипом:



Пример: чип для помощи водителю

Компания Mobileye <http://mobileye.com> (часть Intel). Их следующий чип EyeQ5 с ядром MIPS I6500-F - для будущих самоуправляемых автомобилей от BMW.



Как проектируются аппаратура и программы, и как они работают вместе

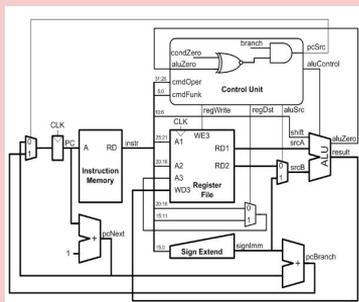
Дуализм аппаратной и программной частей

Микроконтроллер

CPU

Проектируется
на вериллоге.

Выполняет
инструкции.



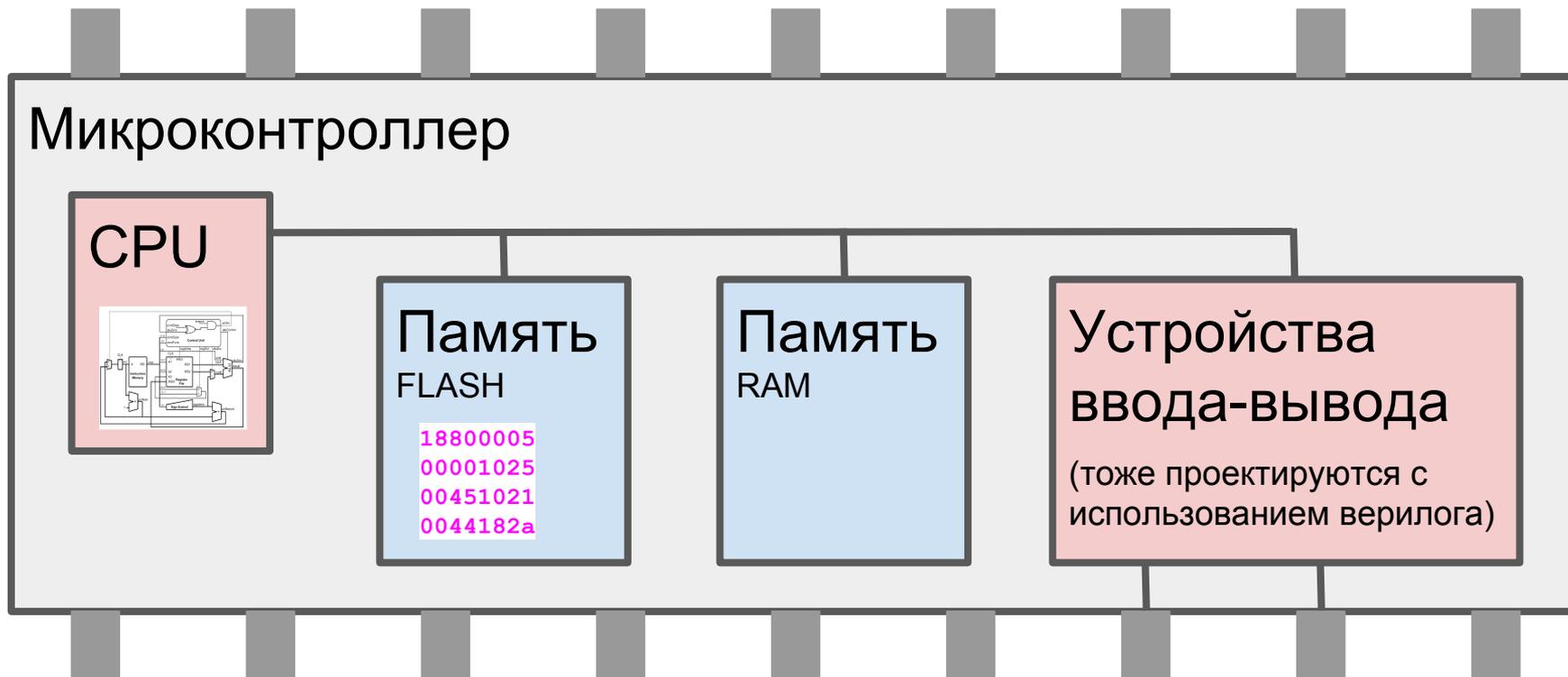
Память

А в ней программа,
цепочка инструкций.

Скомпилирована
из Си.

```
18800005
00001025
00451021
0044182a
5460ffffe
00451021
03e00008
00000000
```

Дуализм аппаратной и программной частей - 2



Программы: из Си в инструкции процессора

Си:

```
int f (int a, int b)
{
    int s = 0;

    while (s < a)
        s += b;

    return s;
}
```



Ассемблер:

```
sum:
    blez    $4, exit
    move   $2, $0

    addu   $2, $2, $5

loop:
    slt    $3, $2, $4
    bnel   $3, $0, loop
    addu   $2, $2, $5

exit:
    jr     $31
    nop
```



Машинный код

```
18800005
00001025

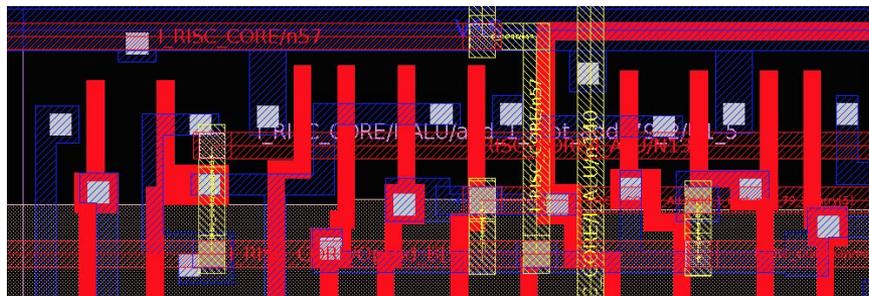
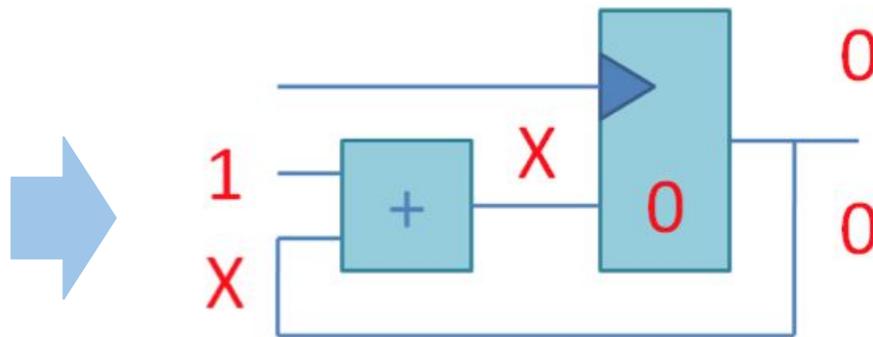
00451021

0044182a
5460fffe
00451021

03e00008
00000000
```

Схемы: из Верилога в транзисторы

```
module counter
(
  input clock,
  input reset,
  output logic [1:0] n
);
always @(posedge clock)
begin
  if (reset)
    n <= 0;
  else
    n <= n + 1;
end
endmodule
```

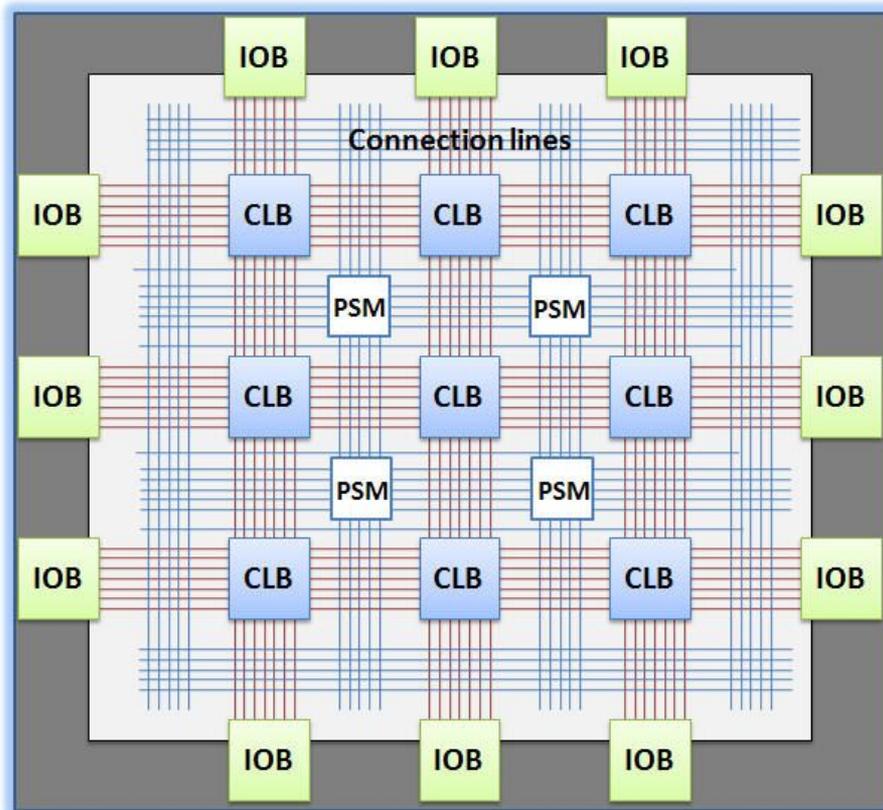


“Тренажер” для будущих проектировщиков

ПЛИС / FPGA -
матрица из ячеек с
изменяемой
логической функцией.

Одна ячейка может
стать И, другая - ИЛИ,
третья - битом памяти.

Микросхема, в которой
нет процессора, но
можно его создать на
лету.



IOB
Input Output Block

CLB
Configurable
Logic Block

PSM
Programable
Switch Matrix

Connection lines
Single, Long
Double, Direct

Спасибо!