A large, detailed image of a microchip die is shown, tilted at an angle. The die is color-coded, with various sections in red, orange, yellow, green, and blue, representing different functional blocks. The intricate circuitry and patterns are clearly visible.

РАЗВИТИЕ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ АРХИТЕКТУР МИКРОПРОЦЕССОРОВ И СПЕЦИАЛИЗИРОВАННЫХ ВЫЧИСЛИТЕЛЕЙ

ДОКТОР ТЕХНИЧЕСКИХ НАУК, ПРОФЕССОР ПАЛТАШЕВ ТИМУР ТУРСУНОВИЧ
ADVANCED MICRO DEVICES, RADEON TECHNOLOGY GROUP
AUGUST 25, 2016

СОДЕРЖАНИЕ



РАЗВИТИЕ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ АРХИТЕКТУР МИКРОПРОЦЕССОРОВ И СПЕЦИАЛИЗИРОВАННЫХ ВЫЧИСЛИТЕЛЕЙ

Классификация и классы микропроцессоров

Дискретные микропроцессоры, встроенные микропроцессоры, специализированные вычислители

От сервера до планшета

Дискретные микропроцессоры x86 фирм Intel и AMD

От игрушек до автомобилей и самолетов

Встроенные микропроцессоры и ядра для систем на кристалле фирм ARM и Imagination

Специализированные вычислители

Микропроцессоры для компьютерной графики, обработки и преобразования видео, звука и фото

Гетерогенные мультипроцессоры

Технологический тренд: Агрегатирование различных типов микропроцессоров в одной Системе-на-Кристалле (СнК)

КЛАССЫ МИКРОПРОЦЕССОРОВ



МИКРОПРОЦЕССОРОВ В МИРЕ ГОРАЗДО БОЛЬШЕ, ЧЕМ ЛЮДЕЙ И ЖИВОТНЫХ,
И ИХ ЧИСЛО ПОСТОЯННО РАСТЕТ

**Дискретные
микروпроцессоры
CPU (отдельный
кристалл)**

**Встроенные
микروпроцессоры
CPU (ядро для
системы на
кристалле)**

**Графические
микروпроцессоры
GPU (дискретные и
встроенные)**

**Микروпроцессоры
обработки сигналов
DSP (дискретные и
встроенные)**

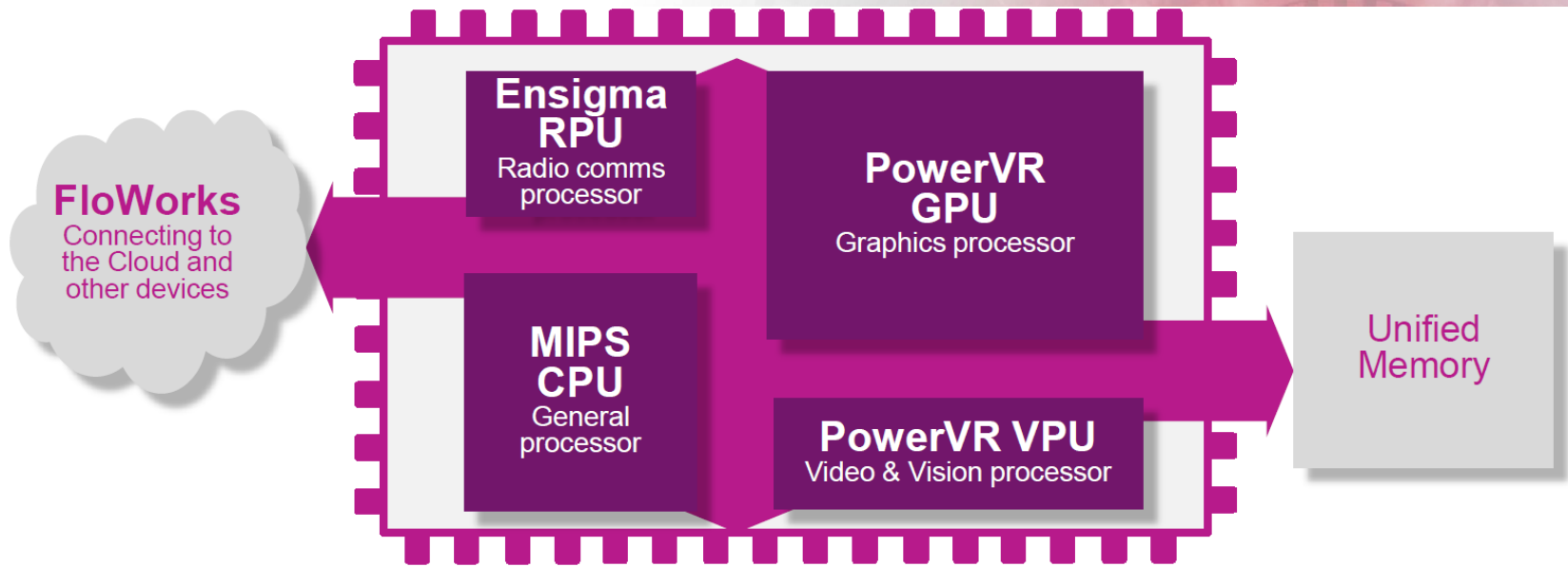
**Аудио и видео-
процессоры,
микروпроцессоры
обработки
изображений**

**Реконфигуриру-
емые FPGA
микروпроцессоры
для прототипов и
спецзадач**

Гетерогенные мультипроцессоры

СИСТЕМА НА КРИСТАЛЛЕ (СНК) SYSTEM-ON-CHIP (SOC)

С КОНЦА 1990-Х СНИЖЕНИЕ РАЗМЕРОВ ТРАНЗИСТОРОВ С 1 МИКРОНА ДО 10-14 НАНОМЕТРОВ ПОЗВОЛЯЕТ КОМБИНИРОВАТЬ НЕСКОЛЬКО ТИПОВ ПРОЦЕССОРОВ НА ОДНОЙ СБИС ИЛИ ОДНОМ КРИСТАЛЛЕ



- ▲ Электронная схема, выполняющая функции целого устройства (например, микрокомпьютера) и размещенная на одной интегральной схеме
- ▲ Использует IP-блоки – процессор CPU, графический процессор GPU, видеопроцессоры, память и другие блоки как компоненты
- ▲ IP-блок – это профессиональный жаргон для обозначения лицензированной или собственной компоненты интегральной схемы СБИС

ДИСКРЕТНЫЕ МИКРОПРОЦЕССОРЫ X86 INTEL И AMD

ОСНОВНЫЕ МИКРОПРОЦЕССОРЫ, ИСПОЛЬЗУЕМЫЕ В СЕРВЕРАХ, НАСТОЛЬНЫХ И ПОРТАТИВНЫХ КОМПЬЮТЕРАХ

- ▲ Дискретный микропроцессор выполнен как отдельный кристалл, дополняется встроенными специализированными ядрами для настольных и портативных компьютеров
 - Эволюционный подход к разработке новых версий и поколений процессоров
 - Обязательная обратная совместимость кода до версии i8086/88, впервые представленной в 1978 году
 - Повышение удельной вычислительной мощности и добавление новых возможностей и команд с каждым новым поколением
- ▲ Комплексная система команд процессора, содержащая все старые команды Complex instruction Set Computer (CISC) из первого i8086
 - Множество разных команд с многими форматами/размерами команды
 - Используется небольшое подмножество в программах Linux (особенности компилятора GNU)
- ▲ Сложно угнаться по производительности за процессорами с упрощенной системой команд Reduced Instruction Set Computers (RISC)
 - Но Intel и AMD смогли это сделать и скорость работы не ниже
 - Но с точки зрения энергопотребления эффективность ниже, особенно в малых конфигурациях из-за сложного декодера многоформатных команд

СТУПЕНИ ЭВОЛЮЦИИ СЕМЕЙСТВА INTEL X86



ТРИДЦАТЬ ЛЕТ ЭВОЛЮЦИИ – ОГРОМНЫЙ ЖИЗНЕННЫЙ ЦИКЛ С ТОЧКИ
ЗРЕНИЯ ЭЛЕКТРОНИКИ

<i>Название</i>	<i>Дата</i>	<i>Число транзисторов</i>	<i>Частота MHz</i>
▲i8086	1978	29K	5-10
– Первый 16-bit процессор Intel. Базовый для IBM PC и операционной системы(ОС) DOS			
– 1MB адресное пространство			
▲i386	1985	275K	16-33
– Первый 32-bit процессор Intel, обозначается как система команд IA32			
– Добавлена плоская адресация, мог работать с ОС Unix			
▲Pentium 4E	2004	125M	2800-3800
– Первый 64-bit процессор семейства Intel x86, обозначается как x86-64			
▲Core 2	2006	291M	1060-3500
– Первый многоядерный процессор Intel			
▲Core i7	2008	731M	1700-3900
– Четырех-ядерный процессор (очень распространенная конфигурация)			

ЧТО НАХОДИТСЯ ВНУТРИ CORE I7 BROADWELL 2015?

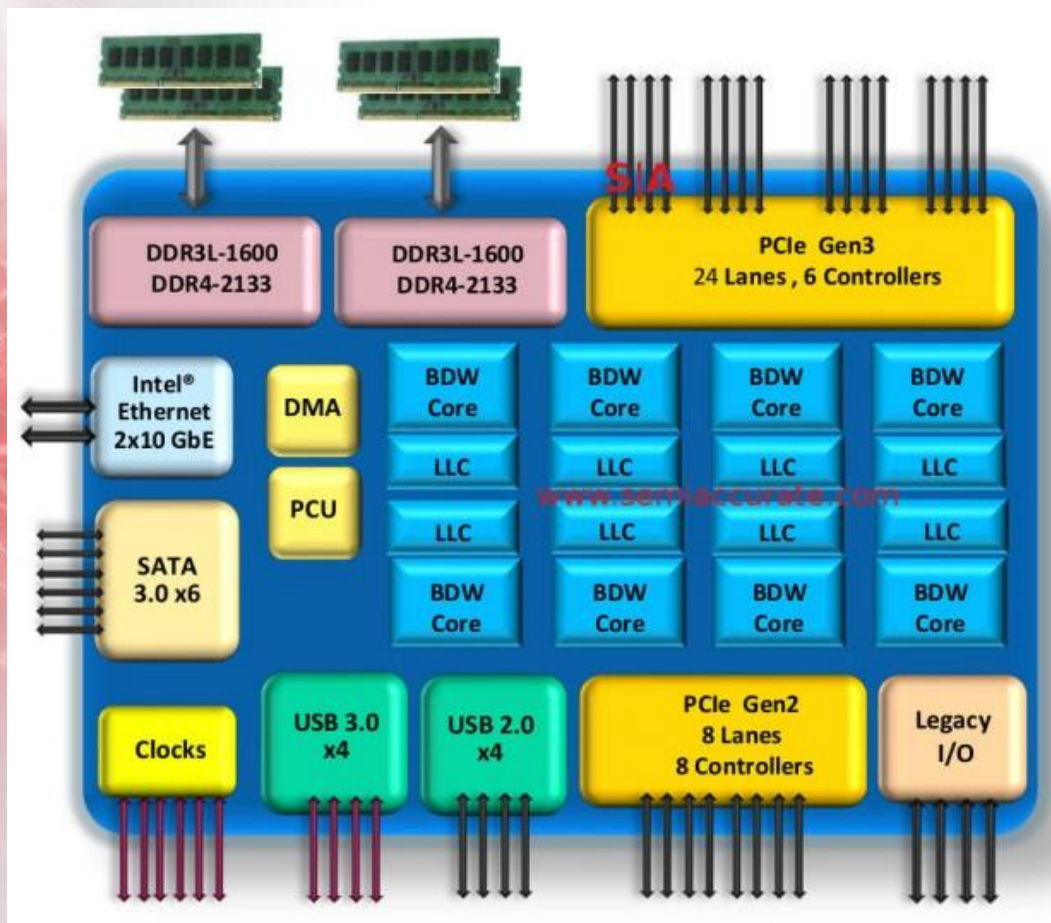
СОВРЕМЕННЫЙ ДИСКРЕТНЫЙ МИКРОПРОЦЕССОР – ЭТО ОГРОМНАЯ СИСТЕМА НА КРИСТАЛЛЕ

▲ Модель для настольных компьютеров

- 4 процессорных ядра CPU
- Интегрированный графический процессор
- Частота **3.3-3.8 GHz**
- Потребляемая мощность 65W

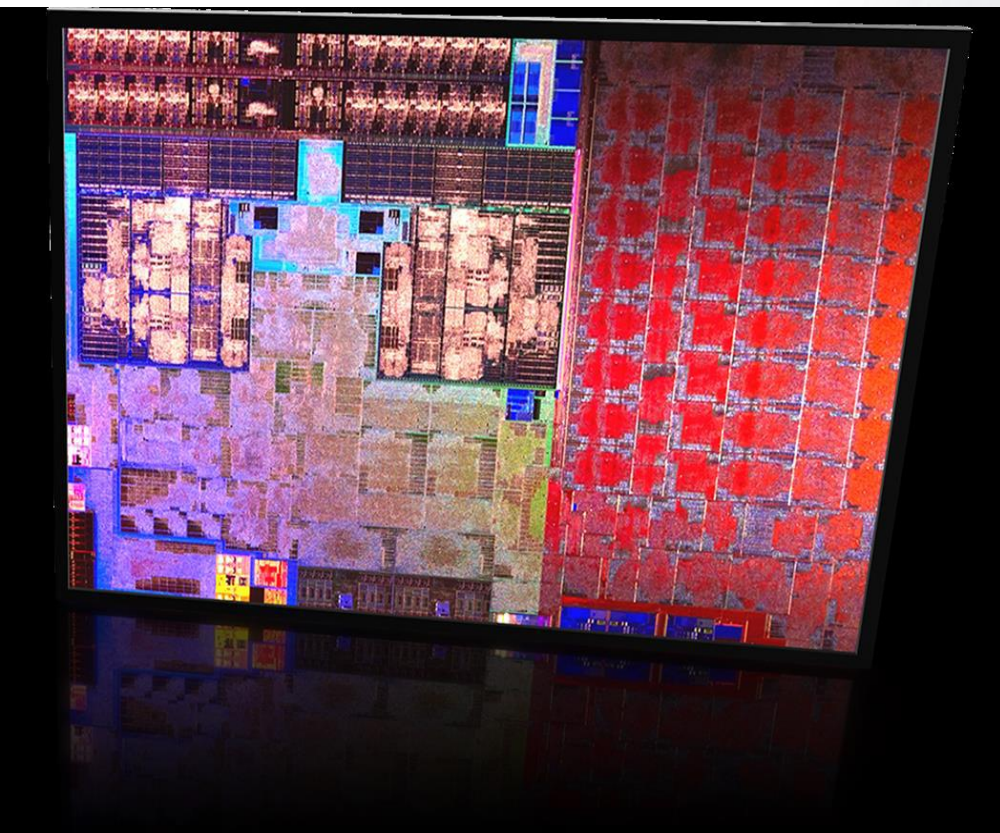
▲ Модель для серверов

- 8 процессорных ядер CPU
- Интегрированный ввод/вывод I/O
- Частота **2-2.6 GHz**
- Потребляемая мощность 45W



LLC – last level cache; PCI, USB, SATA, Ethernet-интерфейсы, DDR3/4 – контроллеры доступа в память DRAM; DMA – direct memory access

6^{0E} ПОКОЛЕНИЕ ПРОЦЕССОРОВ AMD A-SERIES: CARRIZO



Размер кристалла: 250.04mm²

Число транзисторов: 3.1 миллиарда

Полупроводниковый процесс: 28nm Bulk
высокой плотности

- 29% повышение плотности по сравнению с предыдущими 28nm A-series процессорами класса APU

МАКСИМАЛЬНАЯ ВЫЧИСЛИТЕЛЬНАЯ МОЩНОСТЬ

- Всего 12 вычислительных ядер:
 - 4 ядра "Excavator" CPU
 - 8 вычислительных ядер GCN GPU
 - Поддерживается гетерогенная архитектура HSA

ENHANCED USER EXPERIENCES

- HEVC/H.265 видеodeкодер
- 3 display выхода с поддержкой UHD
- Встроенный шифрующий процессор для видеоканалов

ВЫСОКОСКОРОСТНОЙ ВНЕШНИЙ ИНТЕРФЕЙС

- 128 bits DDR3 интерфейс памяти
- PCI-Express® Gen3 x8 для внешнего графического процессора
- Встроенный Южный Мост Southbridge

ВСТРОЕННЫЕ МИКРОПРОЦЕССОРЫ И ЯДРА ДЛЯ СИСТЕМ НА КРИСТАЛЛЕ

- ▲ Существуют несколько разработчиков и поставщиков, основные ARM и MIPS/Imagination Technologies (небольшие IBM, NXP (Motorola/Freescale), NEC)
- ▲ Две наиболее популярные RISC архитектуры: **MIPS** и **ARM**
 - MIPS появилась немного раньше в самом начале 1980-х годов в Стэнфорде, и считается первым поколением RISC
 - ARM появился на несколько лет позже и считается вторым поколением RISC
- ▲ **Reduced Instruction Set Computer (RISC)** это 32-бит архитектура типа Load/Store
 - Доступ к памяти разрешен только в специальных командах загрузки и записи в память (loads and stores)
 - Большинство внутренних регистров шириной в 32 бита
 - Большинство команд исполняется за один такт в режиме конвейера
 - Формат большинства команд унифицированный (обычный 32-бита и сжатый 16 бит)
- ▲ Является конкурентом ранее упомянутой архитектуре **CISC (Complex Instruction Set Computer)** в процессорах x86 фирм Intel и AMD
 - Имеет некоторые преимущества за счет более простой структуры и более низкого удельного энергопотребления на исполнение команды

ОБЗОР АРХИТЕКТУРЫ МИКРОПРОЦЕССОРОВ MIPS



ДЕТАЛЬНО ИСПОЛЬЗОВАНИЕ MIPS БУДЕТ РАССМОТРЕНО НА ПОСЛЕДУЮЩИХ ЛЕКЦИЯХ И ПРАКТИЧЕСКИХ ЗАНЯТИЯХ

- ▲ Наиболее проработанная и известная архитектура для 32/64-бит процессоров, которая существует в виде лицензируемых ядер CPU
- ▲ Три продуктовые линейки CPU ядер, адресованные на различные приложения:
 - **М-класс** ядра microAptive, M51xx, M62xx: встроенные приложения
 - **I-класс** ядра InterAptiv (MT, DSP, FPU); I6400 (64 bit, SMT, VZ, SIMD): высокая производительность и малое энергопотребление
 - **P-класс** ядра P5600 (FPU, SIMD, VZ, etc); P6600 (P5600 + 64-bit) : высокая производительность
- ▲ Особенности продуктовых линеек:
 - Лидирующие позиции по удельной мощности на единицу вычислений (PPA)
 - Уникальные возможности мультитредности с лидированием на рынке
 - Высокая степень масштабируемости процессоров с использованием мультитредности, многоядерности и многокластерности
 - Аппаратная поддержка виртуализации во всех линейках продуктов
 - Мощная поддержка Android, Linux и RTOS

ОБЗОР АРХИТЕКТУРЫ МИКРОПРОЦЕССОРОВ ARM



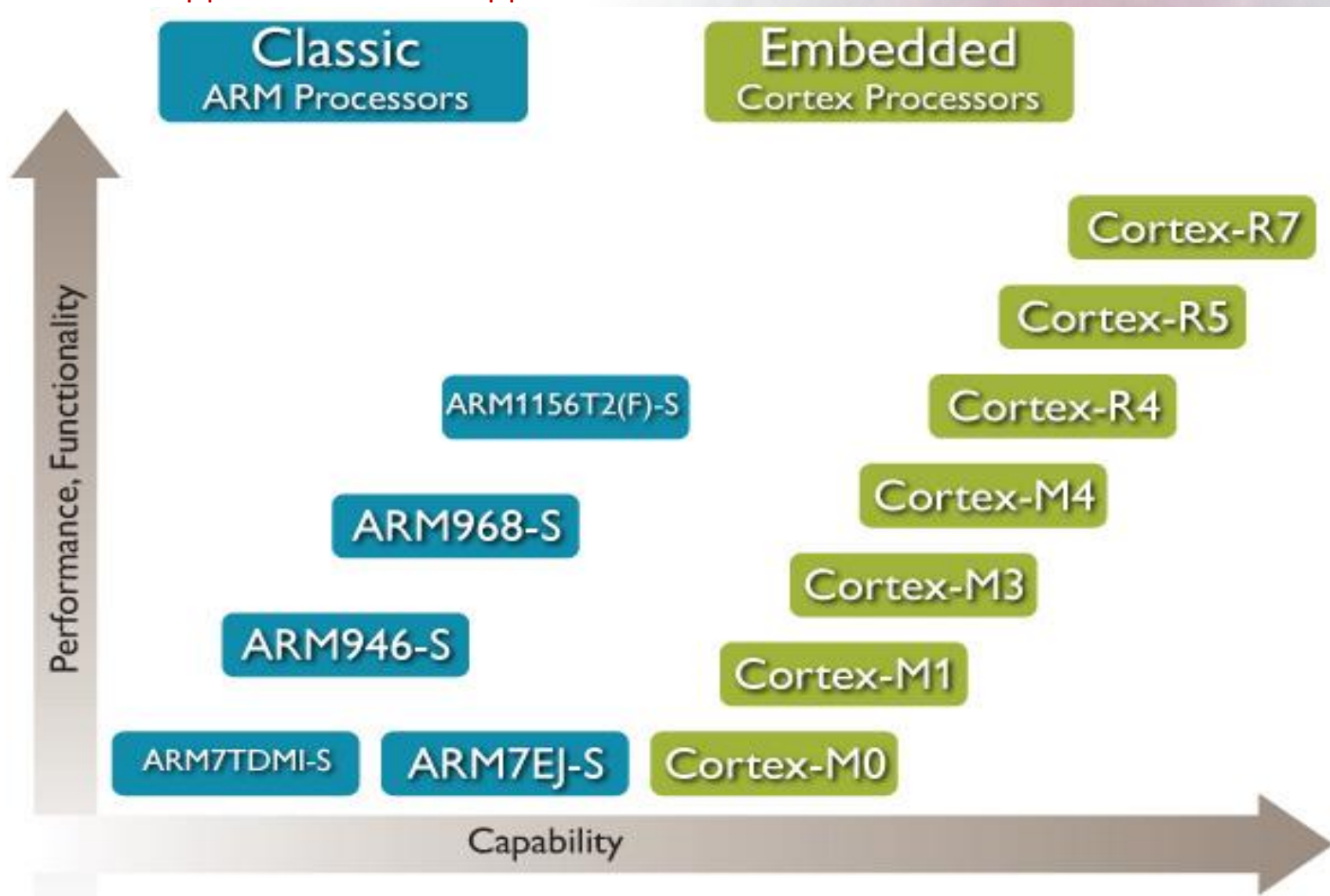
НАИБОЛЕЕ МАССОВО ИСПОЛЬЗУЕМЫЕ ЯДРА ПРОЦЕССОРОВ CPU

- ▲ Наиболее популярная архитектура для 32-бит процессоров, которая существует в виде лицензируемых ядер CPU в широком диапазоне конфигураций, архитектурных особенностей, цен и параметров производительности и энергопотребления (~50 миллиардов ядер в 2014)
- ▲ Ядра ARM с 64-бит архитектурой менее популярны, но быстро набирают лицензиантов
- ▲ ARM Holdings куплена за \$32 миллиарда японским Softbank Group Corp
- ▲ Две основные продуктовые линейки CPU ядер, адресованные на различные приложения:
 - **Встроенные микропроцессорные** ядра с категориями **Classic ARM** и **Embedded Cortex Processors**
 - **Прикладные микропроцессорные** ядра с категориями **Classic ARM** и **Application Cortex Processors**
- ▲ Особенности продуктовых линеек:
 - Множество возможных конфигураций исходя из потребностей клиента
 - Высокая масштабируемость за счет модульности/ многоядерности/кластеров
 - Аппаратная поддержка виртуализации начиная с версии ARM v7
 - Мощная поддержка Android, Linux и RTOS через ассоциации Linaro и SBSA

ВСТРОЕННЫЕ МИКРОПРОЦЕССОРЫ ARM



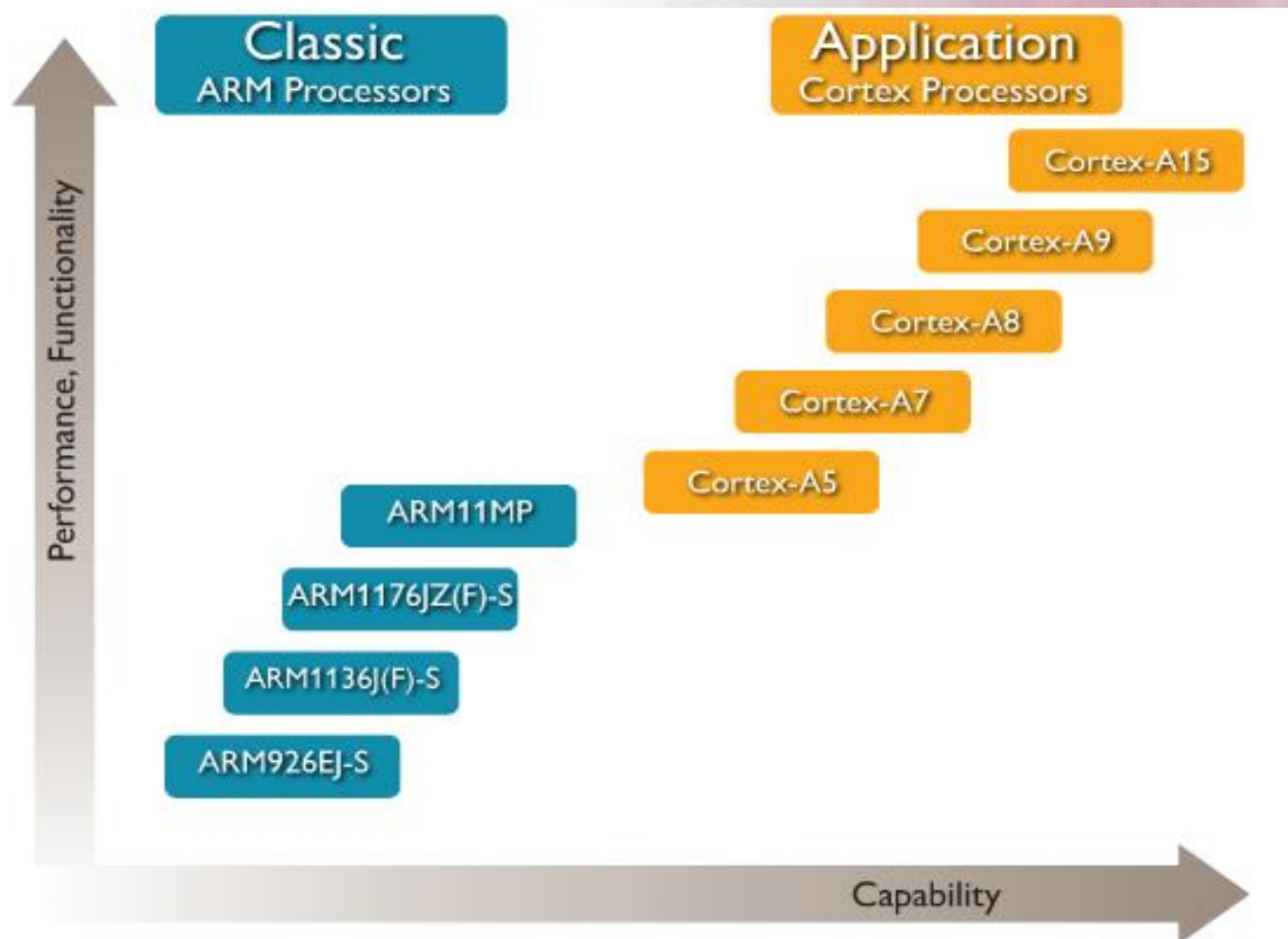
БАЗОВЫЕ ЯДРА CLASSIC И ПРОДВИНУТЫЕ МИКРОКОНТРОЛЛЕРЫ CORTEX



ПРИКЛАДНЫЕ МИКРОПРОЦЕССОРЫ ARM



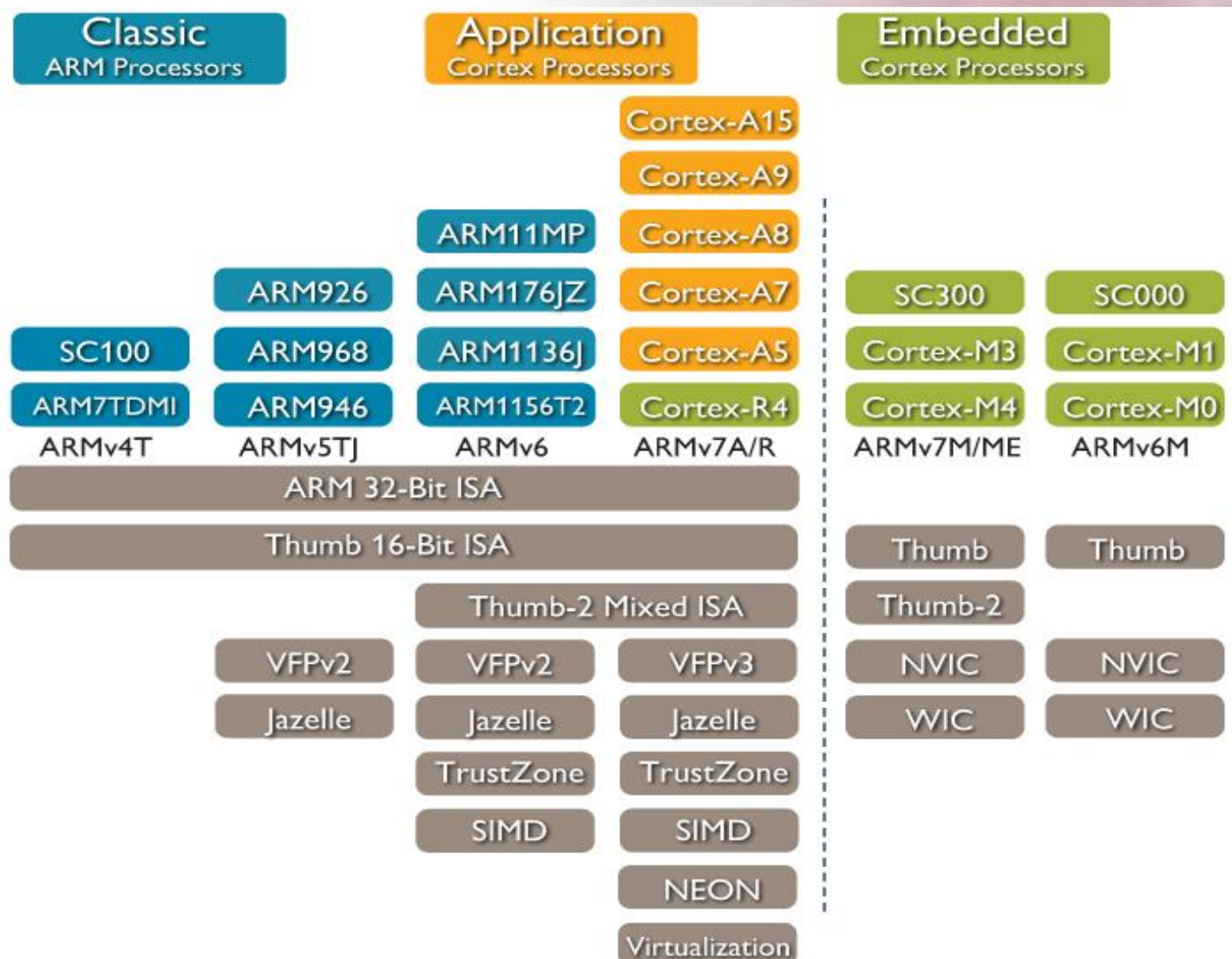
БАЗОВЫЕ ЯДРА CLASSIC И ПРОДВИНУТЫЕ МИКРОКОНТРОЛЛЕРЫ CORTEX



КАКАЯ ЖЕ ВЕРСИЯ АРХИТЕКТУРЫ В КОНКРЕТНОЙ МОДЕЛИ ПРОЦЕССОРА ARM??



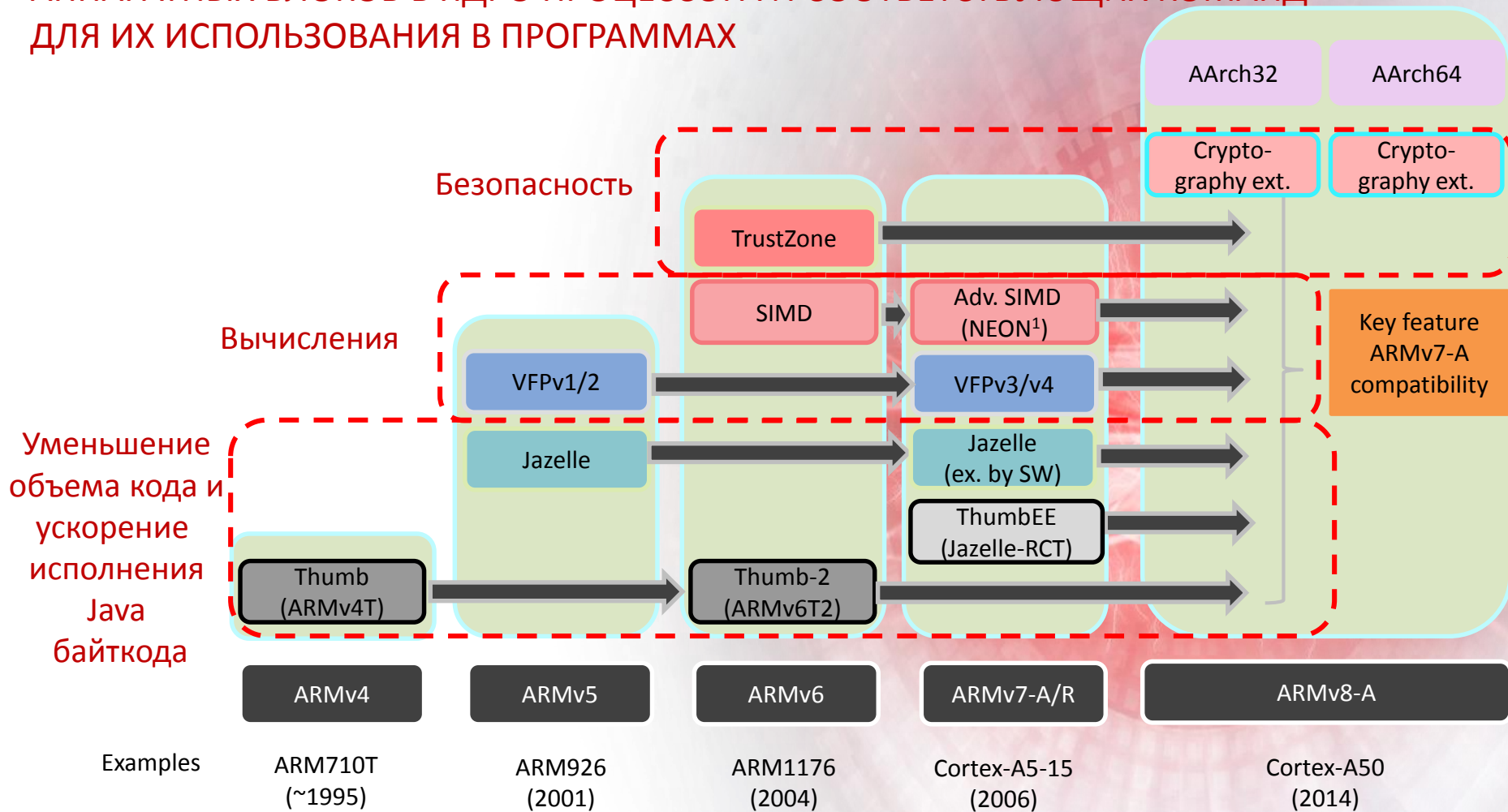
СПЕЦИАЛЬНАЯ ТАБЛИЦА СООТВЕТСТВИЯ ПРОДУКТОВ БАЗОВЫМ АРХИТЕКТУРАМ И ОСОБЕННОСТЯМ (НЕМНОГО УСТАРЕЛА, НЕТ 64-БИТ ПРОЦЕССОРНЫХ ЯДЕР)



РАСШИРЕНИЕ БАЗОВОЙ СИСТЕМЫ КОМАНД ARM



РАСШИРЕНИЕ ОБЛАСТЕЙ ПРИМЕНЕНИЙ ТРЕБУЕТ ДОБАВЛЕНИЯ НОВЫХ АППАРАТНЫХ БЛОКОВ В ЯДРО ПРОЦЕССОРА И СООТВЕТСТВУЮЩИХ КОМАНД ДЛЯ ИХ ИСПОЛЬЗОВАНИЯ В ПРОГРАММАХ



¹ Расширение архитектуры Advanced SIMD обычно называют технологией NEON.

ГРАФИЧЕСКИЕ ПРОЦЕССОРЫ ТЕРАФЛОПНОЙ СИЛЫ



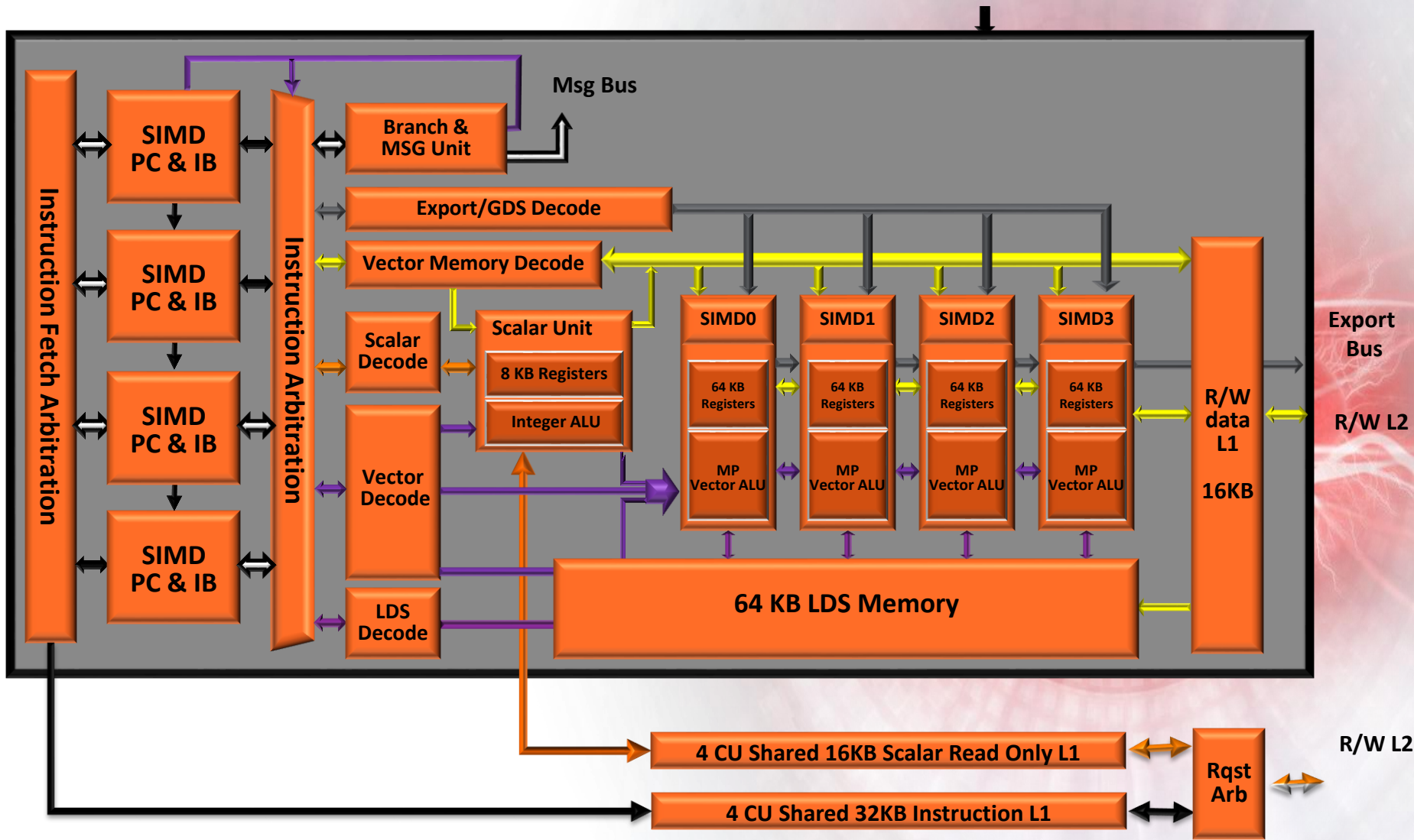
ОСНОВНЫЕ КОМПОНЕНТЫ ГРАФИЧЕСКОГО ПРОЦЕССОРА



ВЫЧИСЛИТЕЛЬНЫЙ БЛОК ШЕЙДЕРА RADEON GCN



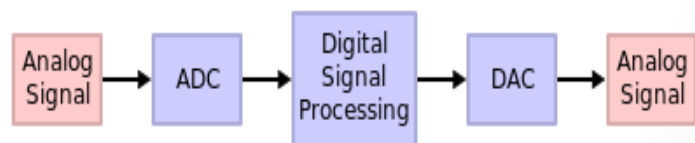
ЧИСЛО ТАКИХ БЛОКОВ МОЖЕТ ДОХОДИТЬ ДО СОТЕН В БОЛЬШИХ GPU



ЦИФРОВЫЕ ПРОЦЕССОРЫ СИГНАЛОВ



ФУНКЦИЯ ДОСТАТОЧНО ПРОСТА: ВХОДНОЙ АНАЛОГОВЫЙ СИГНАЛ ДОЛЖЕН БЫТЬ ОБРАБОТАН В ЦИФРОВОМ ВИДЕ И РЕЗУЛЬТАТ В АНАЛОГОВЫЙ ВЫХОДНОЙ СИГНАЛ



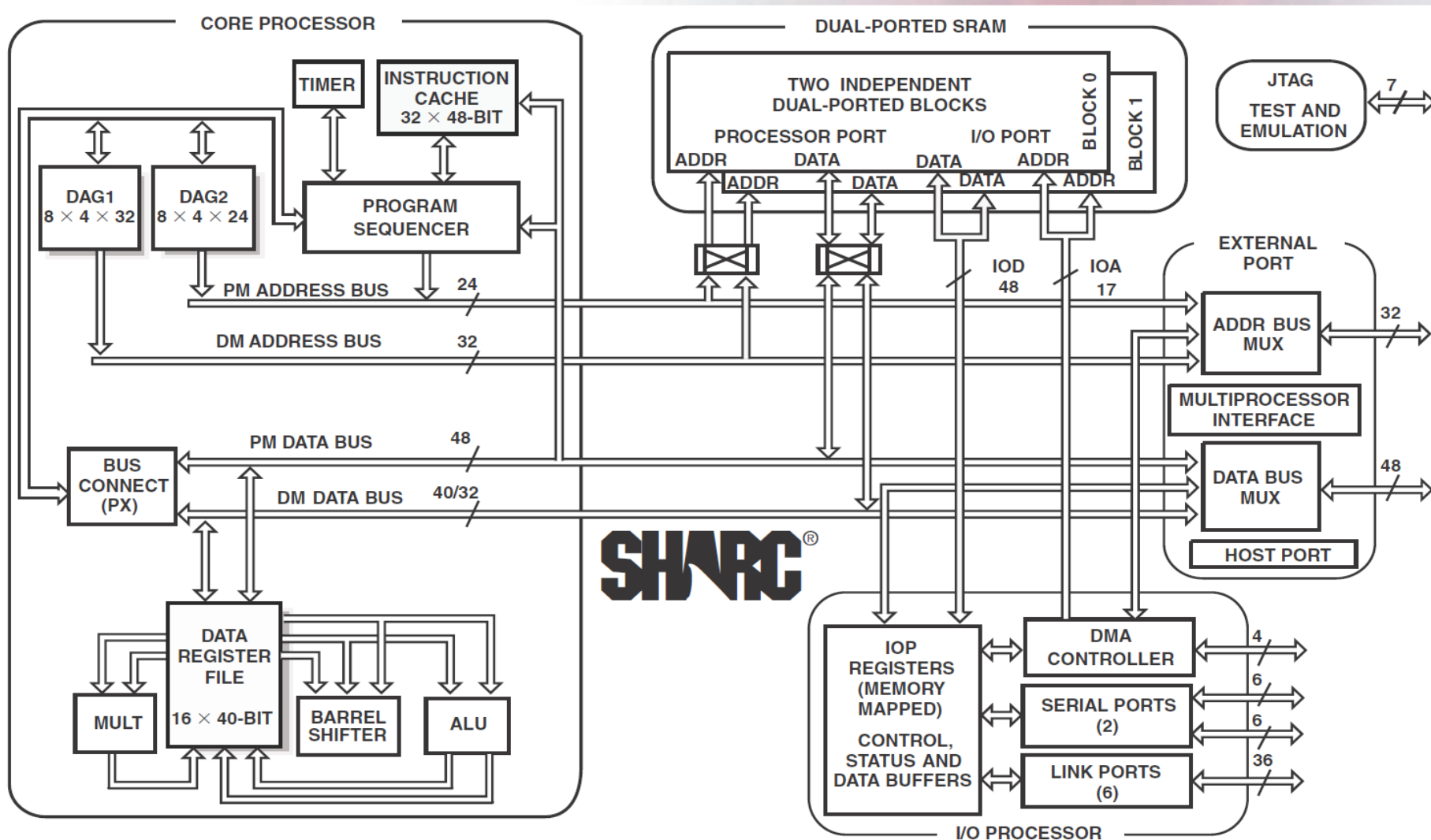
3DSP; Amphion Semiconductor; Analog Devices; Atmel; BOPS; ChipWrights; Infineon Technologies; Intel; LSI Logic; Lucent Technologies; Motorola/NXP; Oxford Micro Devices; Philips Semiconductors; Sharp; Delphi Communication Systems; DSP Group; STMicroelectronics; Texas Instruments

- ▲ Гарвардская архитектура (память программ и данных строго разделены)
- ▲ Специализированная одноканальная команда умножения-аккумуляции MAC с соответствующими аппаратными блоками
- ▲ Архитектура обработки данных в режимах Single-Instruction Multiple Data (SIMD) и Very Large Instruction Word (VLIW)
- ▲ Полная конвейеризация обработки (Pipelining)
- ▲ Арифметические операции с пороговым насыщением (Saturation)
- ▲ Реализация фиксированных циклов без потерь на переключение
- ▲ Аппаратная поддержка адресации кольцевых буферов в памяти
- ▲ Кэши и прямой доступ к памяти DMA

КЛАССИЧЕСКИЙ DSP ФИРМЫ ANALOG DEVICES



ИСПОЛЬЗУЕТСЯ В ВИДЕ ЯДРА В СМК, ДРУГИЕ ПОСТАВЩИКИ



ВИДЕОПРОЦЕССОРЫ



СПЕЦИАЛИЗИРОВАННЫЕ АППАРАТНЫЕ БЛОКИ, ВЫПОЛНЯЮЩИЕ НИЖЕПЕРЕЧИСЛЕННЫЕ ФУНКЦИИ ОБРАБОТКИ ВИДЕОПОТОКА КАДРОВ; ВСТРОЕНЫ В СИСТЕМНЫЙ ПРОЦЕССОР КАЖДОГО СМАРТФОНА ИЛИ ПЛАНШЕТА

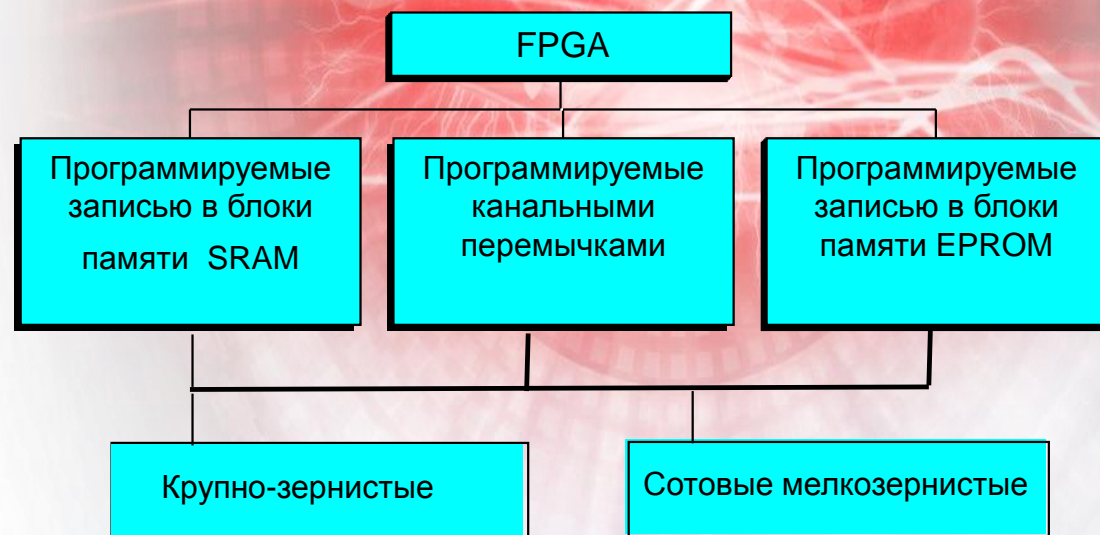
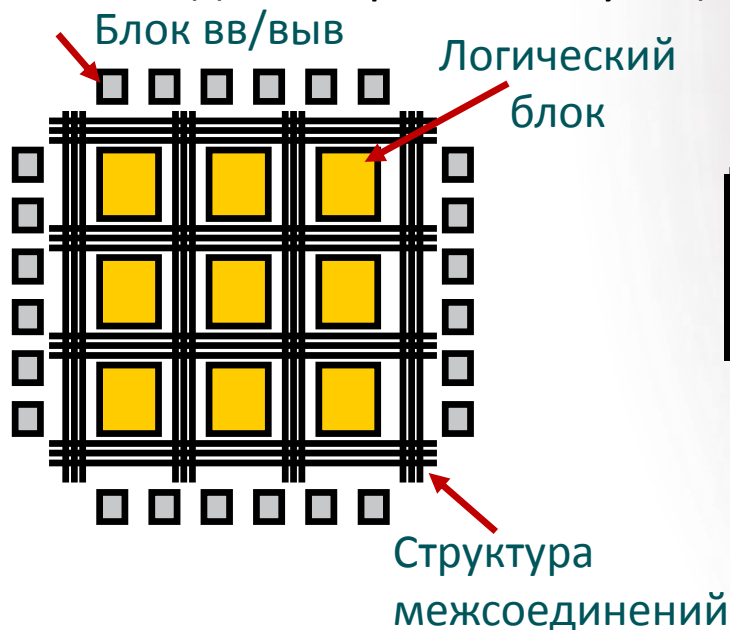
- ▲ Удаление чересстрочности ТВ-кадров и изменение формата
- ▲ Цифровое увеличение и панорамирование вывода на экран
- ▲ Коррекция яркости/контрастности/оттенков/насыщения/четкости/гаммы
- ▲ Преобразование частоты кадров и восстановление оригинальной частоты кинокадров
- ▲ Преобразование цветовой точки (601 to 709 or 709 to 601)
- ▲ Преобразование цветовой шкалы (YPBPR/YCBCR to RGB or RGB to YPBPR/YCBCR)
- ▲ Удаление снежного шума и блочности изображений
- ▲ Улучшение детальности и представления границ
- ▲ Компенсация перемещения
- ▲ Первичная и вторичная калибрация цветов (включая управление оттенками/насыщением/ освещенностью независимо друг от друга)
- ▲ Обычно поддерживают определенные стандарты цифровой передачи видео: AVC = MPEG4/H.264 или MPEG-H/H.265 или стандарты видеозаписи

РЕКОНФИГУРИРУЕМЫЕ FPGA МИКРОПРОЦЕССОРЫ



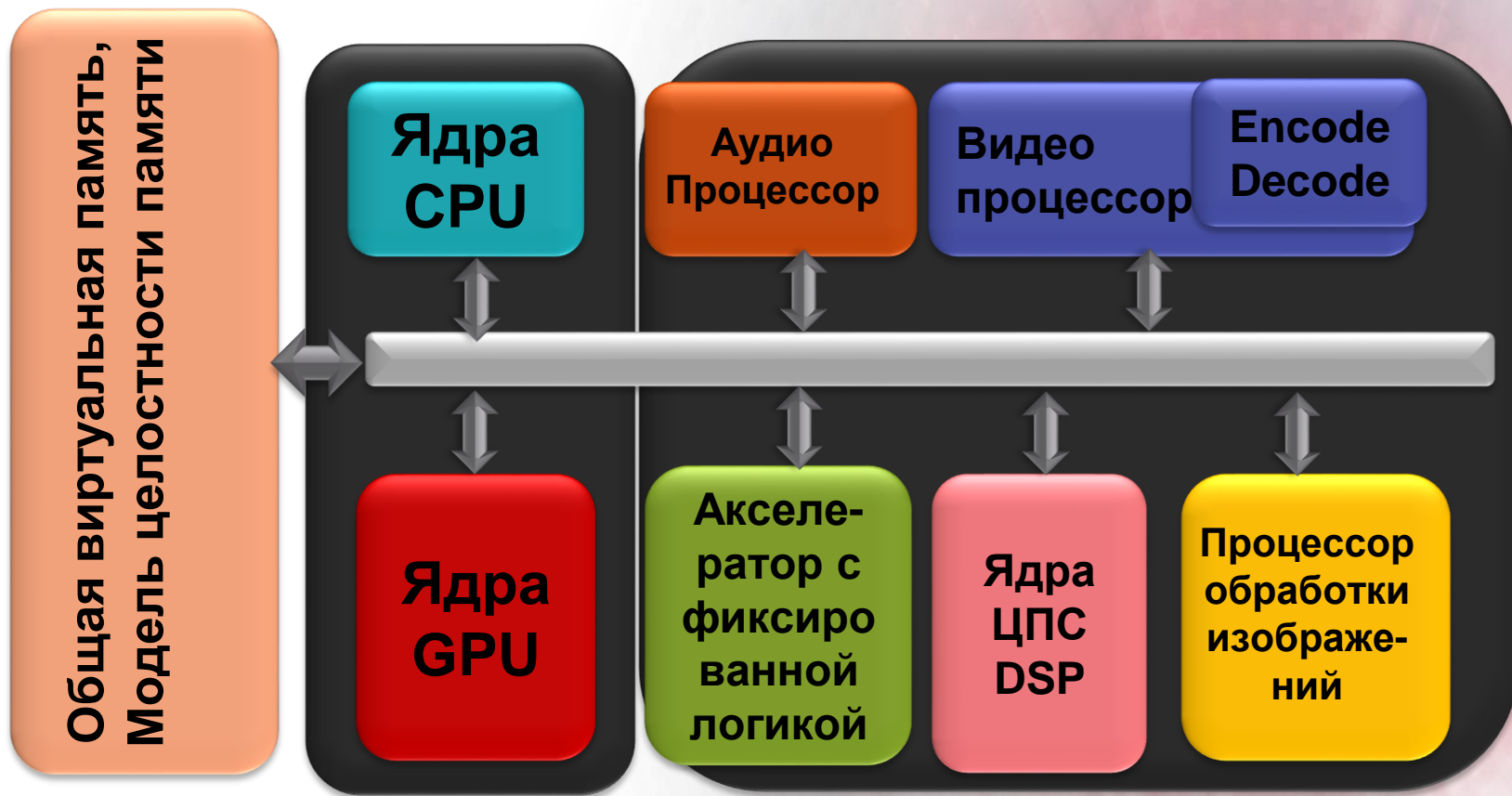
КРУПНАЯ СБИС, КОТОРАЯ СОДЕРЖИТ БОЛЬШОЕ КОЛИЧЕСТВО ЛОГИЧЕСКИХ МОДУЛЕЙ И БЛОКОВ ПАМЯТИ С КОНФИГУРИРУЕМЫМИ МЕЖСОЕДИНЕНИЯМИ

- ▲ Именно на таком микропроцессоре фирмы Altera будут выполняться все практические работы по проектированию микропроцессора с архитектурой MIPS в рамках научно-практического семинара
- ▲ FPGA – Field-Programmable Gate Array или ПЛИС- Программируемая Логическая Интегральная Схема
- ▲ Может быть сконфигурирована для выполнения сложного функционала, вплоть до аппаратной эмуляции настоящего микропроцессора или DSP



ГЕТЕРОГЕННЫЕ МНОГОЯДЕРНЫЕ МИКРОПРОЦЕССОРЫ

ОГРОМНЫЕ ПРОБЛЕМЫ ПРОГРАММИРУЕМОСТИ ТАКОГО ПРОЦЕССОРА В
ЕДИНОЙ ЯЗЫКОВОЙ СРЕДЕ И СРЕДНЕГО К.П.Д. РАЗНЫХ ПРОЦЕССОРНЫХ ЯДЕР



- ▲ Функциональность и двоичный код ядер процессоров сильно отличаются
- ▲ Комбинация прикладного интерфейса программирования и драйверов ядер

▲ Вопросы и ответы

Контакты:

- ▲ Тимур Турсунович Палташев, Timour Paltashev
 - Старший Менеджер, Senior Manager
 - Advanced Micro Devices
 - Radeon Technology Group
 - GPU architecture and global academic connections
 - +1 408 306 8508
 - timour.paltashev@amd.com

DISCLAIMER & ATTRIBUTION



The information presented in this document is for informational purposes only and may contain technical inaccuracies, omissions and typographical errors.

The information contained herein is subject to change and may be rendered inaccurate for many reasons, including but not limited to product and roadmap changes, component and motherboard version changes, new model and/or product releases, product differences between differing manufacturers, software changes, BIOS flashes, firmware upgrades, or the like. AMD assumes no obligation to update or otherwise correct or revise this information. However, AMD reserves the right to revise this information and to make changes from time to time to the content hereof without obligation of AMD to notify any person of such revisions or changes.

AMD MAKES NO REPRESENTATIONS OR WARRANTIES WITH RESPECT TO THE CONTENTS HEREOF AND ASSUMES NO RESPONSIBILITY FOR ANY INACCURACIES, ERRORS OR OMISSIONS THAT MAY APPEAR IN THIS INFORMATION.

AMD SPECIFICALLY DISCLAIMS ANY IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR ANY PARTICULAR PURPOSE. IN NO EVENT WILL AMD BE LIABLE TO ANY PERSON FOR ANY DIRECT, INDIRECT, SPECIAL OR OTHER CONSEQUENTIAL DAMAGES ARISING FROM THE USE OF ANY INFORMATION CONTAINED HEREIN, EVEN IF AMD IS EXPRESSLY ADVISED OF THE POSSIBILITY OF SUCH DAMAGES.

ATTRIBUTION

© 2016 Advanced Micro Devices, Inc. All rights reserved. AMD, the AMD Arrow logo and combinations thereof are trademarks of Advanced Micro Devices, Inc. in the United States and/or other jurisdictions. Other names are for informational purposes only and may be trademarks of their respective owners.